

10/19/1

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

05338336 **Image available**

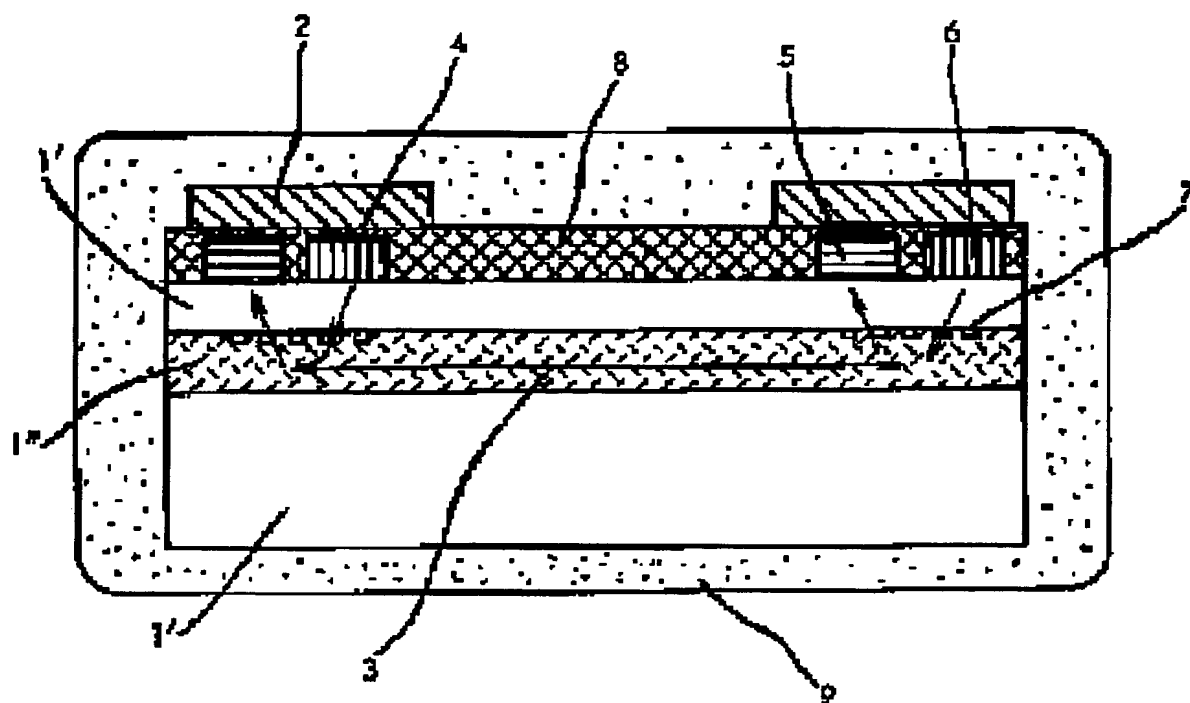
TWO-DIMENSIONAL FREE SPACE BIDIRECTIONAL OPTICAL CONNECTION DEVICE

PUB. NO.: 08-293836 JP 8293836 A]
PUBLISHED: November 05, 1996 (19961105)
INVENTOR(s): SAGAWA MASAKAZU
INABA YOSHIHITO
ISOGAI MASATO
NAKAYAMA TAKAHIRO
TSUNODA ATSUSHI
APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation), JP
(Japan)
APPL. NO.: 07-096520 [JP 9596520]
FILED: April 21, 1995 (19950421)
INTL CLASS: [6] H04B-010/28; H04B-010/02; G02F-001/01; H01L-027/14;
H01L-031/0232
JAPIO CLASS: 44.2 (COMMUNICATION -- Transmission Systems); 14.2 (ORGANIC
CHEMISTRY -- High Polymer Molecular Compounds); 29.2
(PRECISION INSTRUMENTS -- Optical Equipment); 42.2
(ELECTRONICS -- Solid State Components)
JAPIO KEYWORD: R009 (HOLOGRAPHY); R011 (LIQUID CRYSTALS); R020 (VACUUM
TECHNIQUES)

ABSTRACT

PURPOSE: To avoid electromagnetic dielectric noise owing to electric wiring and heat generation accompanying transmission delay and the increase in power consumption by preventing the installation of fixed electric wiring connecting signal terminal that respective LSIs have one to one in optical interconnection.

CONSTITUTION: A polyimide thin film is formed on an Si substrate, and a core thin film becoming the slab-type waveguide of a single mode is set by polyimide varnish. A hologram 7 is formed on the uppermost layer (clad) of the generated slab waveguide by anisotropic dry etching which is mainly composed of photolithography and O(sub 2), and the waveguide is connected to light-emitting/receiving elements. An ITO transparent electrode is formed on the hologram 7. Organic EL is generated on the electrode. An upper electrode consisting of Ca is formed on the electrode, and an electrode 14 and a semiconductor layer 11 are made into a pattern by photolithography and RIE. The element is subjected to bias in a forward direction and it is made into the light-emitting element. Plural LSI chips (a clock control element, a memory, an arithmetic processor or the like) are arranged on the module substrate, and the whole are sealed by resin materials.



特開平8-293836

(43) 公開日 平成8年(1996)11月5日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 B 10/28			H 0 4 B 9/00	W
10/02			G 0 2 F 1/01	Z
G 0 2 F 1/01			H 0 1 L 27/14	K
H 0 1 L 27/14			31/02	D
31/0232				

審査請求 未請求 請求項の数 6 O L (全 4 頁)

(21) 出願番号 特願平7-96520

(22) 出願日 平成7年(1995)4月21日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 佐川 雅一

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72) 発明者 伊名波 良仁

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72) 発明者 磯貝 正人

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(74) 代理人 弁理士 小川 勝男

最終頁に続く

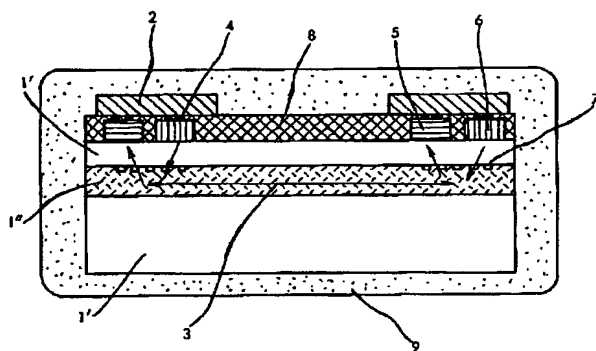
(54) 【発明の名称】 二次元自由空間双方向光接続装置

(57) 【要約】

【構成】複数の集積回路のうち任意の一对一、一对多数もしくは多数対多数間で双方向光接続を行う方法において、電気信号を光信号に変換する発光素子、光信号の特定の波長を透過する波長が可変な光フィルタ、光信号を導波路に結合させる光結合器、光信号を伝搬するスラブ型導波路、伝搬してきた光信号を再び導波路外へ取り出す光結合器、取り出された光信号の特定の波長を透過する波長が可変な光フィルタ、光信号を電気信号に変換する受光素子によって構成され、これらを介して同期信号や入出力信号をやり取りする。

【効果】高密度配線に起因する、①電磁誘導ノイズ、②伝送遅延、③消費電力増大に伴う発熱等を回避することができる。

図 2



【特許請求の範囲】

【請求項1】複数の集積回路のうち任意の一对一、一对多数もしくは多数対多数間で双方向光接続を行う方法において、電気信号を光信号に変換する発光素子、光信号の特定の波長を透過する波長が可変な光フィルタ、光信号を導波路に結合させる光結合器、光信号を伝搬するスラブ型導波路、伝搬してきた光信号を再び導波路外へ取り出す光結合器、取り出された光信号の特定の波長を透過する波長が可変な光フィルタ、光信号を電気信号に変換する受光素子によって構成され、これらを介して同期信号や入出力信号をやり取りすることを特徴とする二次元自由空間双方向光接続装置。

【請求項2】請求項1において、電気信号を光信号に変換する前記発光素子が共振器構造を有する有機半導体からなる二次元自由空間双方向光接続装置。

【請求項3】請求項1において、光信号の特定の波長を透過する波長が可変な前記光フィルタが、熱、電場または磁場により屈折率が制御可能な材料の両側を一对の反射鏡及び電極で挟みこんだ二次元自由空間双方向光接続装置。

【請求項4】請求項1において、光信号を導波路に結合させる前記光結合器並びに、伝搬してきた光信号を再び導波路外へ取り出す前記光結合器がホログラムもしくは微小な散乱体である二次元自由空間双方向光接続装置。

【請求項5】請求項1において、光信号を伝搬する前記スラブ型導波路が高分子材料からなる多層膜で構成されていることを二次元自由空間双方向光接続装置。

【請求項6】請求項1において、光信号を電気信号に変換する前記受光素子が、請求項2に記載された前記有機半導体からなる発光素子を逆バイアス印加で動作させることで兼用した二次元自由空間双方向光接続装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、LSIチップ間、LSIを多数実装したモジュール間または、ボード間の接続を行う二次元自由空間双方向光接続装置に関する。

【0002】

【従来の技術】高度情報化社会を支えるコンピュータでは、多数の高集積化されたLSIチップが用いられており、それらのチップ間、ボード間またはコンピュータ間では高速・高密度な信号伝送が求められている。これまではその主役を電気配線を使った実装技術が担ってきた。しかし電気配線を使った実装技術は、高速化・高密度化にともなう配線容量増大による伝送遅延や相互干渉ノイズの増大、または装置の発熱量増加などの問題に直面し限界にさしかかっている。これらの問題を光伝送により解決しようとする試みが既に報告されている。すなわち、光のもつ無誘導性、多重性を活かした自由度の高いインターコネクションが幾つか提案されている。

【0003】このシステムの中核を担う受発光素子で

は、無機半導体特にGaAs等を中心とする化合物半導体からなる面型の受発光デバイスが広く用いられている。その代表に、文献(IEEE Journal of Quantum Electronics, QE-24, p.1462(1985)のSEED)あるいは、NEC技報, Vol. 46, No. 8, p63(1993)に開示されているVSTEPと呼ばれる光送受信素子があげられる。これらの素子はある程度の低消費電力、小規模の多重性を具現しているが、本質的にLSIチップを構成するシリコン材料との集積化に適さないうえ、現状の実装技術が達成している、高速・高密度性能を凌駕するには至っていない。

【0004】また一方で光源は点のままで、光の自由伝搬を利用するいわゆるフリースペースインターコネクションという考えも提案されている。この代表は、文献(Applied Physics Letters, 64, p.2931(1994))に開示されているガラス導波路とホログラフィーを利用したモジュール基板があげられるが、大規模な双方向送受信を実現するにはいたっていない。

【0005】

【発明が解決しようとする課題】本発明の目的は、LSIを構成するシリコン素子との集積化に適し、周波数・時間多重を活かした自由の高い結合によりいわゆる配線ボトルネックを解消することにある。

【0006】

【課題を解決するための手段】

(1) 伝送媒体として平坦基板状に形成した有機高分子からなるスラブ導波路を利用する。

【0007】(2) 導波路層上に波長選択機能有する光の入出力結合器を配置し、選択する波長を管理する制御素子を備え付け、この機構により制御信号を各素子に配給する。これにより素子間の結合状態を任意に制御する。

【0008】(3) 上記結合器の上に有機半導体からなるLEDを配置し、印加電圧の順逆により一部を発光素子として、また残りを受光素子として使用する。

【0009】(4) 上記導波路基板上にLSIチップもしくはモジュールを配置し、受発光素子とチップ(もしくはモジュールまたは、ボード)それぞれの信号電極を結ぶ。尚、この基板にはチップもしくはモジュールを駆動するために必要な電気配線を別途も設けるものとする。

【0010】(5) 同一導波路層上に乗っているチップ(もしくはモジュールまたは、ボード)に同期制御用の素子を配置し、上述の機構により同期信号を各素子に配給する。

【0011】(6) 上記導波路基板の周囲は、各発光素子からの信号光や外部からの光雑音信号を吸収する樹脂材料により遮蔽する。ただし、外部との入出力を行う部分はこの限りではない。

【0012】

【作用】

(1) スラブ型光導波路基板を使うことにより従来と同じ平面実装技術が利用できる。

【0013】(2) LSI等の端子間を結ぶ占有化した電気配線を有しないため、電気配線スペースに律則されることがなく実装密度を高めることができる。またその結合を任意に変更する機能を時間多重、波長多重の手法に適用することで、さらに実装密度の向上が可能である。

【0014】(3) 高密度実装を行っても光伝送を行うため、信号遅延、誘導ノイズ、素子発熱の問題が回避できる。

【0015】(4) 以上によりバス、伝送系のボトルネックを解消することで、LSI設計の自由度が大幅に拡大され単体素子性能が向上するのみならず、より高度なネットワークを利用した並列演算処理を通じてシステム全体の処理能力を飛躍的に向上することができる。

【0016】

【実施例】基板として平坦性の優れたシリコン基板を用いた。基板上にポリイミドワニス进行スピンコーティングにより展開し、これを加熱することによりポリイミド薄膜を形成した。ポリイミドワニスには日立化成社製のOP1-2005およびOP1-1905をそれぞれクラッド、コア形成に使用し、シングルモードのスラブ型導波路になるようコア膜厚を設定した。

【0017】このようにして作製したスラブ導波路の最上層(クラッド)に、ホトリソグラフィと O_2 を主体とした異方性ドライエッチング(RIE)によりホログラムを形成し、これにより導波路と受発光素子との結合を行った。

【0018】このホログラムの上にインジウム/ティン-オキサイド(ITO)透明電極を真空蒸着により形成した。つづいてポリイミド膜でバッファ層を形成した後、再度、ITO透明電極を真空蒸着し、エタロン(バンドパスフィルタ)素子を形成した。このフィルタの透過中心波長は、ポリマの熱光学効果により下層のITO電極に流す電流値で制御することができる。尚、本可変型フィルタの応答時間は熱伝導等により10msec程度に制限されるが、ポリマ層の代わりに液晶材料や電気光学材料を適用すれば、0.1msecから100psec程度の応答時間に改善することが可能である。

【0019】この上に文献(1994 International Workshop on Electroluminescence, Digest of Technical Papers, p. 36)に開示されているような、有機半導体からなる有機エレクトルミネッセンス素子を真空蒸着により作製した。すなわち有機半導体材料に、ポリ〔2-メトキシ-5-(2'-エチルヘキシロキシ-1,4-フェニレン)ピニレン〕(MEH-PPV)を用いた。この上に真空蒸着によりCaからなる上部電極を形成し、再びホトリソグラフィとRIEにより電極および半導体層を適当な大きさにパターンニングした。この様にして形成された素子に純方向にバイアスを掛けて発光素子とし、また受光素子には逆バイアスを印加して光の送受信素子とした。この光送受信素子の特性は、受光の駆動電圧は受光で約-10.0Vで量子効率率は約20%、発光の駆動電圧は+2.0V、発光の量子効率率は1%であった。

【0020】このモジュール基板上に複数のLSIチップ(クロック制御素子、メモリ、演算プロセッサ等)を配置し、全体を樹脂材料で封止した。

【0021】

【発明の効果】本発明による光インターコネクションでは、各LSIが有する信号端子を一对一に結ぶ固定した電気配線を持っていない。このため高密度配線に起因する多くの問題即ち、①電磁誘導ノイズ、②伝送遅延、③消費電力増大に伴う発熱等を回避することができる。またこれらの結合を任意に変更できるため、時間多重あるいは周波数多重を利用したより高度なネットワークを構築することができ、大幅な処理能力の向上が期待できる。

【図面の簡単な説明】

【図1】複数のLSIチップを配した二次元自由空間双方向光接続方法の説明図。

【図2】図1中のA-A'断面図。

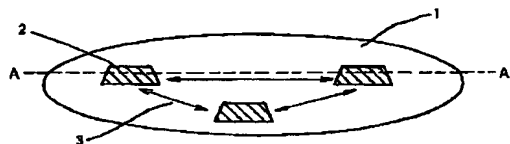
【図3】図2中の素子の詳細な断面図。

【符号の説明】

1…基板、2…LSIボード、3…信号光、4…入出力端子、5…受信素子、6…発信素子、7…ホログラム、8…絶縁層、9…高分子封止材、10…n型(p型)有機半導体層、11…p型(n型)有機半導体層、12、14…電極、13…屈折率可変層。

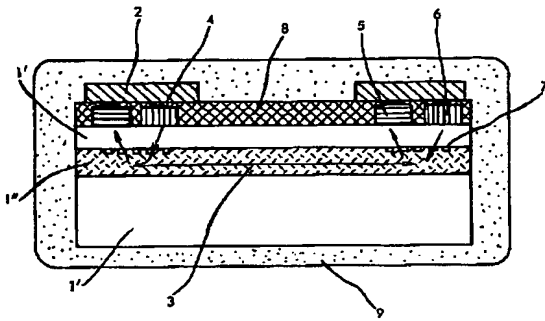
【図1】

図 1



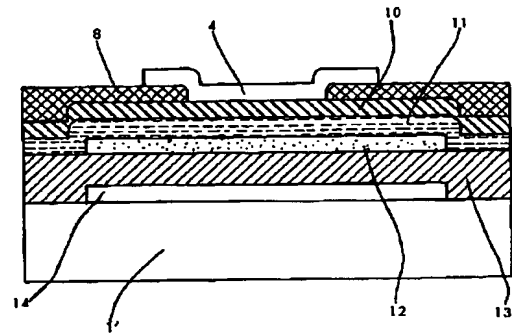
【図 2】

図 2



【図 3】

図 3



フロントページの続き

(72)発明者 中山 隆博
茨城県日立市大みか町七丁目 1 番 1 号 株
式会社日立製作所日立研究所内

(72)発明者 角田 敦
茨城県日立市大みか町七丁目 1 番 1 号 株
式会社日立製作所日立研究所内